

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-041383

(43)Date of publication of application : 10.02.1995

(51)Int.Cl.

C30B 15/00  
C30B 15/14  
C30B 29/06  
C30B 33/02  
H01L 21/208

(21)Application number : 05-188536

(71)Applicant : NIPPON STEEL CORP  
NITTETSU DENSHI KK

(22)Date of filing : 29.07.1993

(72)Inventor : IWASAKI TOSHIO  
NAKASHIZU TSUNEO  
HASEBE MASAMI  
OKUBO MASAMICHI  
HARADA HIROBUMI

## (54) SEMICONDUCTOR SINGLE CRYSTAL AND PRODUCTION THEREOF

### (57)Abstract:

PURPOSE: To produce a silicon single crystal excellent in the dielectric strength of an insulating oxidized film by the Czochralski method.

CONSTITUTION: In a process for producing a silicon single crystal by the Czochralski method, a silicon single crystal is allowed to stay in the temp. range of 1,200-850° C for ≥200min in a crystal producing furnace. The resultant silicon single crystal is excellent in the dielectric strength of an insulating oxidized film and the ratio of C-mode passing of the dielectric strength is ≥ 60% per one wafer.

## LEGAL STATUS

[Date of request for examination] 23.06.1998

[Date of sending the examiner's decision of rejection] 12.02.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-41383

(43) 公開日 平成7年(1995)2月10日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
C 3 0 B 15/00		Z		
15/14				
29/06	5 0 2 E	8216-4G		
33/02		8216-4G		
H 0 1 L 21/208	P	9277-4M		

審査請求 未請求 請求項の数 2 O L (全 7 頁)

(21) 出願番号 特願平5-188536

(22) 出願日 平成5年(1993)7月29日

(71) 出願人 000006655  
新日本製鐵株式会社  
東京都千代田区大手町2丁目6番3号

(71) 出願人 000111096  
ニッテツ電子株式会社  
東京都中央区八丁堀三丁目11番12号

(72) 発明者 岩崎 俊夫  
山口県光市大字島田3434番地 新日本製鐵  
株式会社光製鐵所内

(72) 発明者 中静 恒夫  
山口県光市大字島田3434番地 新日本製鐵  
株式会社光製鐵所内

(74) 代理人 弁理士 八田 幹雄

最終頁に続く

(54) 【発明の名称】 半導体単結晶およびその製造方法

(57) 【要約】

【目的】 本発明は、チョクラルスキー法（以下、CZ法）により製造された絶縁酸化膜の耐電圧特性（以下、酸化膜耐圧）の優れたシリコン単結晶およびその製造法を提供することを目的とする。

【構成】 上記目的を達成するために本発明においては、チョクラルスキー法によりシリコン単結晶を製造する過程において、結晶製造炉内で1200℃～850℃の温度域を200分以上滞在させる。また、本発明の方法で製造されたシリコン単結晶は、酸化膜耐圧特性のCモード合格率が1ウェーハにつき60%以上である様な、酸化膜耐圧が優れたシリコン単結晶である。

## 【特許請求の範囲】

【請求項1】 チョクラスキー法によりシリコン単結晶を製造する過程において、結晶製造炉内で1200℃～850℃の温度域を200分以上滞在させることを特徴とする半導体単結晶の製造方法。

【請求項2】 請求項1の方法で製造されたシリコン単結晶であって、上層がアルミニウム、下層がドーパされた多結晶シリコンからなる直径5mmの2層ゲート電極を有する多数個のMOSダイオードを該シリコン単結晶から切り出したシリコンウェーハに実装し、基板シリコンから多数キャリアが注入される極性の直流電圧を各MOSダイオードに印加して電圧ランピング法により前記ウェーハの絶縁酸化膜の耐電圧特性を評価した場合において、酸化膜を通して流れる電流密度が $1\mu\text{mA}/\text{cm}^2$ の時の該酸化膜にかかる平均電界が $8.0\text{MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に対する割合が1ウェーハにつき60%以上であることを特徴とする絶縁酸化膜の耐電圧特性の優れた半導体単結晶。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、チョクラスキー法（以下、CZ法）により製造された絶縁酸化膜の耐電圧特性（以下、酸化膜耐圧）の優れたシリコン単結晶およびその製造法に関する。

## 【0002】

【従来の技術】CZシリコン単結晶は結晶強度が高いなどの優れた特徴を有しているため、従来よりLSI用の材料として広く用いられている。ところが、シリコン単結晶の酸化膜耐圧は、製造方法の根本的な違いにより大きく異なることが知られており、CZシリコン単結晶の酸化膜耐圧はフローティングゾーン法により製造されたシリコン単結晶やCZシリコンウェーハ上にシリコン薄膜をエピタキシャル成長させたウェーハのそれに比べて著しく低い。しかし、近年のMOSデバイス集積度の増大にともない、ゲート酸化膜の信頼性向上が強く望まれるところとなり、酸化膜耐圧はその信頼性を決定する重要な材料特性の1つであるため、酸化膜耐圧特性の優れたCZシリコン単結晶の製造技術開発が重要視されていた。

【0003】酸化膜耐圧の優れたCZシリコン単結晶の製造方法としては、特開平2-2671695号公報にCZ法により直径100mm以上のシリコン単結晶を製造する方法において、結晶成長速度を $0.8\text{mm}/\text{分}$ 以

下とすることを特徴とする方法が開示されている。しかし、この方法では生産性が低いため実用的ではなかった。したがって、結晶製造速度が従来通り $1.2\text{mm}/\text{分}$ のままで、酸化膜耐圧の優れたCZシリコン結晶を製造する方法が必要とされていたが、従来そのような方法は存在しなかった。

## 【0004】

【発明が解決しようとする課題】本発明は、CZ法により製造された酸化膜耐圧を良好なシリコン単結晶およびその製造方法を提供することを目的とする。

## 【0005】

【課題を解決するための手段】上記目的を達成するために本発明においては、チョクラスキー法によりシリコン単結晶を製造する過程において、結晶製造炉内で1200℃～850℃の温度域を200分以上滞在させる。

【0006】また、本発明の方法で製造されたシリコン単結晶は、上層がアルミニウム、下層がドーパされた多結晶シリコンからなる直径5mmの2層ゲート電極を有する多数個のMOSダイオードを該シリコン単結晶から切り出したシリコンウェーハに実装し、基板シリコンから多数キャリアが注入される極性の直流電圧を各MOSダイオードに印加して電圧ランピング法により前記ウェーハの絶縁酸化膜の耐電圧特性を評価した場合において、酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ の時の該酸化膜にかかる平均電界が $8.0\text{MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に対する割合が1ウェーハにつき60%以上である様な、酸化膜耐圧が優れたシリコン単結晶である。

## 【0007】

【作用】以下、図表を用いながら本発明について説明する。図1は、本発明の製造方法により得られたシリコン単結晶の酸化膜耐圧を評価する際、シリコンウェーハ上に実装したMOSダイオードの断面であり、シリコンウェーハ1のうえに酸化珪素膜2が形成され、その上に上層がアルミニウム3、下層がドーパされた多結晶シリコン4からなる直径5mmの2層ゲート電極5が形成されている。

【0008】次に本発明の製造方法により得られたシリコン単結晶における酸化膜耐圧特性に関する評価手段を表1により説明する。

## 【0009】

## 【表1】

No	工 程	条 件
1	ウェーハ洗浄	1. 5w% HF 中 60 秒浸漬後、超純水中でリンス
2	ゲート酸化	1000℃乾燥酸素中で高温酸化、 酸化膜厚約 250 オングストローム
3	多結晶 Si 堆積	堆積温度 640℃、非ドーブ多結晶 Si 膜、 膜厚約 5000 オングストローム
4	酸化前洗浄	97% H <sub>2</sub> SO <sub>4</sub> ・31% H <sub>2</sub> O <sub>2</sub> =3:1 (体積比) 中 100℃で5分間浸漬後、超純水でリンス さらに、 1. 5w% HF 中 60 秒浸漬後、超純水中でリンス
5	多結晶 Si 酸化	900℃乾燥酸素中で高温酸化、 酸化膜厚約 300 オングストローム
6	イオン注入	n 型: P ドーズ量: $5 \times 10^{15} \text{cm}^{-2}$ 、加速電圧 30 keV P 型: B ドーズ量: $10^{15} \text{cm}^{-2}$ 、加速電圧 80 keV
7	アニール前洗浄	97% H <sub>2</sub> SO <sub>4</sub> ・31% H <sub>2</sub> O <sub>2</sub> =3:1 (体積比) 中 100℃で5分間浸漬後、超純水でリンス さらに、 1. 5w% HF 中 60 秒浸漬後、超純水中でリンス
8	ドライブアニール	900℃窒素中 30 分
9	多結晶 Si 酸化膜エッチング	40% NH <sub>4</sub> F: 50% HF = 10:1 (体積比)
10	Al 蒸着	抵抗加熱蒸着、厚さ 2000~5000 オングストローム
11	リソグラフィ	ポジレジスト、厚さ 1 μm
12	Al エッチング	85% H <sub>3</sub> PO <sub>4</sub> : 70% HNO <sub>3</sub> =19:1 (体積比)
13	多結晶 Si エッチング	反応性プラズマエッチング、CF <sub>4</sub>
14	レジスト除去	C 洗浄 (J100 中 100℃10分2回、トリクレン中 86℃5分2回、トリクレン中 86℃10分1回 赤外線乾燥)
15	水素アニール	H <sub>2</sub> ( $2 \times 10^3 \text{cc/min}$ ) + N <sub>2</sub> ( $10 \times 10^3 \text{cc/min}$ ) 中 400℃30分
16	レジスト塗布	レジスト厚さ 2 μm
17	裏面多結晶 Si エッチング	反応性プラズマエッチング、CF <sub>4</sub>
18	レジスト塗布	レジスト厚さ 2 μm
19	裏面多結晶 Si 酸化膜エッチング	40% NH <sub>4</sub> F: 50% HF = 10:1 (体積比)
20	裏面電極蒸着	電子衝撃加熱、厚さ約 2000 オングストローム、 P 型: Au、n 型: AuSb
21	レジスト除去	C 洗浄 (J100 中 100℃10分2回、 トリクレン中 86℃5分2回、 トリクレン中 86℃10分1回 赤外線乾燥)
22	酸化膜耐圧測定	電圧ランピング法

【0010】まず CZ シリコンインゴットをスライスし、ラッピング、ポリッシングなど、通常のシリコンウェーハを工業的に製造するために必要な諸過程を経て得られたウェーハを洗浄し(1)、ゲート酸化を行って酸化珪素膜を形成し(2)、多結晶シリコン膜を堆積させ(3)、この多結晶シリコンにイオン注入してドーブする(6)。酸化前洗浄(4)および多結晶シリコンの酸化(5)はイオン注入(6)の前処理である。ついで、

アニール前洗浄(7)を行い、ドライブアニールして多結晶シリコン中のドーバントを固溶化し(8)、多結晶シリコン膜をエッチング除去し(9)、アルミニウムを蒸着しアルミニウム層を形成する(10)。つぎに、直径 5mm の 2 層ゲート電極を実装するためにリソグラフィ(11)によりポジレジスト膜をコートして、バタニングした後、アルミニウム膜をエッチングし(12)、多結晶シリコン膜をエッチングして(13)、レ

ジスト膜を除去する(14)。そして、水素アニールにより珪素/酸化珪素膜界面を安定化した後(15)、表面にレジスト膜を塗布してMOSダイオードを保護し(16)、プラズマエッチングにより裏面多結晶シリコン膜を除去する(17)。表面に保護用のレジスト膜を再塗布して(18)、裏面酸化膜をエッチングにより除去し(19)、p型の場合には金を、n型の場合には金・アンチモン合金を蒸着して裏面電極を形成する(20)。最後に、保護用レジスト膜を除去した後(21)、電圧ランピング法により酸化膜耐圧特性を評価する(22)。電圧ランピング法とは、図1において、基板シリコンから多数キャリアが注入される極性の直流電圧をアルミニウム層3と裏面電極との間に印加し、その電圧を時間に対してステップ状に増加させる方法である。本発明では、該電圧ランピング法の1ステップ当たりの電圧増加を電界換算で0.25MV/cm、保持時間を200ms/ステップとし、図1における酸化珪素膜2を通して流れる電流密度が1.0 $\mu$ A/cm<sup>2</sup>となるときに酸化珪素膜2にかかる平均電界が8.0MV/cm以上を示すMOSダイオードの個数の総数に対する割合(これをCモード比率という)でシリコン単結晶の酸化膜耐圧を評価した。このCモード比率が60%以上の場合に、酸化膜耐圧が良好であるという。

【0011】CZ法により製造されたシリコン単結晶中には、製造途中に形成された微小酸素析出物が存在している。この微小酸素析出物が結晶表面に存在し、ゲート酸化膜形成時に酸化膜に取り込まれるあるいはその一部が取り込まれると、その部分が8MV/cm以下での絶縁破壊の原因となり、Cモード比率を低下させる。

【0012】本発明者らは、各種酸化膜耐圧特性を有する結晶の育成中の冷却条件を詳細に調査した結果、冷却条件と絶縁破壊原因となる微小酸素析出物の形成との間に次のような関係があることを発見した。即ち、CZ法によるシリコン単結晶の育成過程において、融点から1300℃までの高温域では微小酸素析出物の発生核が導入される。1300℃~1200℃の温度域では、この微小酸素析出物の発生核が形成される。1200℃~850℃の温度域では、逆にこの微小酸素析出物の発生核が分解し、密度が減少する。850℃以下の温度域では発生核を中心として酸素析出が進行し、微小酸素析出物として成長する。

【0013】この微小酸素析出物の密度が1 $\times$ 10<sup>5</sup>個/cm<sup>3</sup>以下の場合には、ウェーハ最表面のゲート酸化膜形成領域にこの微小酸素析出物が存在しても、酸化膜耐圧には悪影響を及ぼさない。したがって、良好な酸化膜耐圧を有するシリコン単結晶とは、耐圧に悪影響を及ぼす微小酸素析出物が、1 $\times$ 10<sup>5</sup>個/cm<sup>3</sup>以下の場合である。

【0014】通常の方法で製造されるCZシリコン単結晶は、1200℃~850℃の温度域の滞在時間が短い

ために1300℃~1200℃で形成された微小酸素析出物の発生核を充分には分解することができない。そのため1 $\times$ 10<sup>5</sup>個/cm<sup>3</sup>以上の微小酸素析出物が存在し、酸化膜耐圧のCモード比率を低下させる原因となっていた。

【0015】一方、CZ法によりシリコン単結晶を製造する過程において、結晶製造炉内で1200℃~850℃の温度域を200分以上滞在させることによって、良好な酸化膜耐圧を有するシリコン単結晶を製造することができる。この方法で製造されたCZシリコン単結晶の酸化膜耐圧のCモード比率は、結晶部位によらず60%以上であり、良好な酸化膜耐圧を有している。

【0016】

【実施例】以下に本発明の実施例を挙げて説明するが、本発明がこれらの実施例の記載によって制限されるものでないことは言うまでもない。なお、酸化膜耐圧の評価は前述のように、表1の工程によりCモード比率を求めることにより行った。

【0017】実施例1

本発明に用いられる単結晶製造装置は、通常CZ法によるシリコン単結晶製造に用いられるものであれば特に限定されるものではなく、本実施例では図2に示すような製造装置を用いた。このCZ法シリコン単結晶製造装置11は、シリコン溶融のための構造体が収容される加熱チャンバ12aと、分離機構30によって分離および接続される育成されたシリコン単結晶インゴットSを収容する引上げチャンバ12bとからなるチャンバ12を有し、加熱チャンバ12a内に、石英ルツボ15bとこれを保護する黒鉛製ルツボ15aとから構成されたルツボ15と、このルツボ15の側面部を取り囲むように配置された加熱ヒータ16と、加熱ヒータ16からの熱が加熱チャンバ12a外部に逃げるのを防止するため断熱部材21が配置されており、このルツボ15は、図示されていない駆動装置と回転治具14によって接続され、この駆動装置によって所定の速度で回転されると共に、ルツボ15内のシリコン融液の減少にともないシリコン融液液面が低下するのを補うためにルツボ15を昇降させるようになっている。引上げチャンバ12b内には、チャンバ内を垂下された引上げワイヤ17が設置され、このワイヤの下端には種結晶18を保持するチャック19が設けられている。この引上げワイヤ17の上端側は、ワイヤ巻き上げ機20に巻きとられて、シリコン単結晶インゴットを引き上げるようになった引上げ装置が設けられている。そして、チャンバ12内には、引上げチャンバ12bに形成されたガス導入口22からArガスが導入され、加熱チャンバ12a内をまんべんなく流通してガス流出口23から排出される。このようにArガスを流出させるのは、シリコンの溶融にともなってチャンバ内に発生するSiOをシリコン融液内に混入させないようにするためである。

【0018】この装置を使用して、以下の条件でシリコン単結晶を育成した。

原料融液重量：45 kg

結晶育成速度：1.2 mm/min

1200℃～850℃温度域の滞在時間：210分

この条件で育成されたシリコン単結晶インゴットは次の通りである。

伝導型：p型（ボロンドープ）

結晶径：6インチ用（160mm）

抵抗率：10Ω・cm

酸素濃度：7.5～7.8×10<sup>17</sup> atoms/cc（日本電子工業振興協会による酸素濃度換算係数を用いて算出）

炭素濃度：<1.0×10<sup>17</sup> atoms/cc（日本電子工業振興協会による炭素濃度換算係数を用いて算出）

このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表2に示した。表2の結果は、これらのシリコンウェーハの酸化膜耐圧のCモード比率はいずれも60%以上であり、本発明の方法で製造されたシリコンインゴットから切り出されたウェーハは、良好な酸化膜耐圧を有していることを示している。

#### 【0019】実施例2

実施例1の装置を用いて、以下の条件でシリコン単結晶を育成した。

原料融液重量：45 kg

結晶育成速度：1.5 mm/min

1200℃～850℃温度域の滞在時間：400分

この条件で育成されたシリコン単結晶インゴットは次の通りである。

伝導型：n型（Pドープ）

結晶径：6インチ用（160mm）

抵抗率：2Ω・cm

酸素濃度：9.8～10.0×10<sup>17</sup> atoms/cc（日本電子工業振興協会による酸素濃度換算係数を用いて算出）

炭素濃度：<1.0×10<sup>17</sup> atoms/cc（日本電子工業振興協会による炭素濃度換算係数を用いて算出）

このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表2に示した。表2の結果は、これらのシリコンウェーハの酸化膜耐圧のCモード比率はいずれも60%以上であり本発明の方法で製造されたシリコンインゴットから切り出されたウェーハは、良好な酸化膜耐圧を有していることを示している。

#### 【0020】比較例1

実施例1の装置を用いて、以下の条件でシリコン単結晶を製造した。

原料融液重量：45 kg

結晶育成速度：1.2 mm/min

1200℃～850℃温度域の滞在時間：190分

この条件で育成されたシリコン単結晶インゴットは次の通りである。

伝導型：p型（ボロンドープ）

結晶径：6インチ用（160mm）

10 抵抗率：10Ω・cm

酸素濃度：7.5～7.8×10<sup>17</sup> atoms/cc（日本電子工業振興協会による酸素濃度換算係数を用いて算出）

炭素濃度：<1.0×10<sup>17</sup> atoms/cc（日本電子工業振興協会による炭素濃度換算係数を用いて算出）

このインゴットから切り出したウェーハの酸化膜耐圧を測定し、実施例1、実施例2に合わせて表2に示した。表2の結果は、これらのシリコンウェーハの酸化膜耐圧のCモード比率はいずれも60%未満であり、酸化膜耐圧が優れていないことを示している。

20 【0021】比較例2

実施例1の装置を用いて、以下の条件でシリコン単結晶を育成した。

原料融液重量：45 kg

結晶育成速度：1.5 mm/min

1200℃～850℃温度域の滞在時間：100分

この条件で育成されたシリコン単結晶インゴットは次の通りである。

伝導型：n型（Pドープ）

結晶径：6インチ用（160mm）

30 抵抗率：2Ω・cm

酸素濃度：9.8～10.0×10<sup>17</sup> atoms/cc（日本電子工業振興協会による酸素濃度換算係数を用いて算出）

炭素濃度：<1.0×10<sup>17</sup> atoms/cc（日本電子工業振興協会による炭素濃度換算係数を用いて算出）

このインゴットから切り出したウェーハの酸化膜耐圧を測定し、実施例1、実施例2、比較例1に合わせて表2に示した。表2の結果は、これらのシリコンウェーハの酸化膜耐圧のCモード比率はいずれも60%未満であり、酸化膜耐圧は優れていないことを示している。

40 【0022】

【表2】

	Cモード比率
実施例 1	88%
実施例 1	82%
実施例 1	85%
実施例 2	90%
実施例 2	92%
実施例 2	91%
比較例 1	28%
比較例 1	32%
比較例 1	26%
比較例 2	11%
比較例 2	5%
比較例 2	8%

## 【0023】

【発明の効果】本発明のシリコン単結晶あるいは本発明の製造方法によるシリコン単結晶は、良好な酸化膜耐圧を有するため、ゲート酸化膜の信頼性が高く、MOSデバイス用ウェーハに適する。

## 【0024】

## 【図面の簡単な説明】

【図1】は、本発明の製造方法で得られたシリコン単結晶の絶縁酸化膜の耐電圧特性を評価するために実装したMOSダイオードの一部断面図である。

【図2】は、本発明の実施例に用いたCZ法シリコン単結晶製造装置の概略図である。

## 【符号の説明】

1…シリコン単結晶、2…絶縁酸化膜、3…アルミニウム膜、4…多結晶シリコン、5…2層ゲート電極、11…CZ法シリコン単結晶製造装置、12…チャンバ、12a…加熱チャンバ、12b…引上げチャンバ、15…ルツボ、15a…黒鉛製ルツボ、15b…石英

(7)

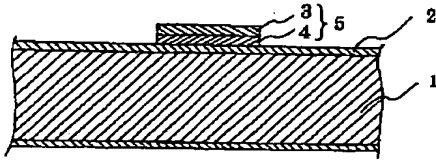
特開平7-41383

11  
ルツボ、16…加熱ヒータ、  
…ワイヤ、19…チャック、  
0…ワイヤ巻き上げ機、21…断熱部材、

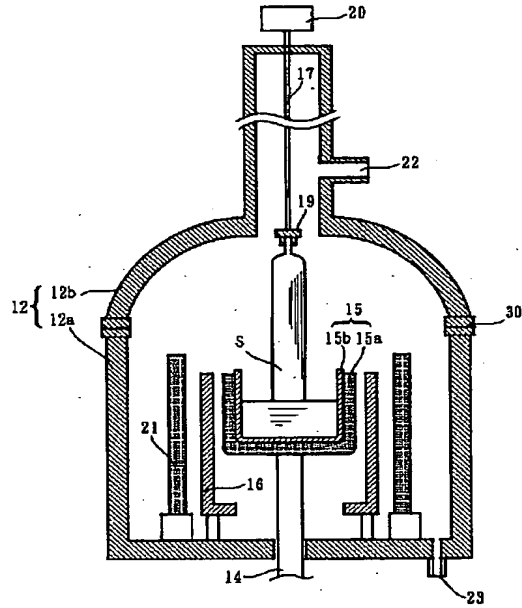
17 \*  
2  
\*

12  
22…ガス導入口、23…ガス流出口、  
30…分離機構。

【図1】



【図2】



フロントページの続き

(72)発明者 長谷部 政美  
山口県光市大字島田3434番地 新日本製鐵  
株式会社光製鐵所内

(72)発明者 大久保 正道  
山口県光市大字島田3434番地 ニッテツ電  
子株式会社内

(72)発明者 原田 博文  
山口県光市大字島田3434番地 ニッテツ電  
子株式会社内



## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-041383

(43)Date of publication of application : 10.02.1995

(51)Int.Cl.

C30B 15/00  
C30B 15/14  
C30B 29/06  
C30B 33/02  
H01L 21/208

(21)Application number : 05-188536

(71)Applicant : NIPPON STEEL CORP  
NITTETSU DENSHI KK

(22)Date of filing : 29.07.1993

(72)Inventor : IWASAKI TOSHIO  
NAKASHIZU TSUNEO  
HASEBE MASAMI  
OKUBO MASAMICHI  
HARADA HIROBUMI

(54) SEMICONDUCTOR SINGLE CRYSTAL AND PRODUCTION THEREOF

(57)Abstract:

PURPOSE: To produce a silicon single crystal excellent in the dielectric strength of an insulating oxidized film by the Czochralski method.

CONSTITUTION: In a process for producing a silicon single crystal by the Czochralski method, a silicon single crystal is allowed to stay in the temp. range of 1,200-850°C for  $\geq 200$ min in a crystal producing furnace. The resultant silicon single crystal is excellent in the dielectric strength of an insulating oxidized film and the ratio of C-mode passing of the dielectric strength is  $\geq 60\%$  per one wafer.

## LEGAL STATUS

[Date of request for examination] 23.06.1998

[Date of sending the examiner's decision of rejection] 12.02.2002

[Kind of final disposal of application other than the  
examiner's decision in rejection or application converted  
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of  
rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The manufacture approach of the semi-conductor single crystal characterized by making a 1200 degrees C - 850 degrees C temperature region stay 200 minutes or more in a crystal manufacture furnace in the process in which a silicon single crystal is manufactured with the Czochralski method.

[Claim 2] It is the silicon single crystal manufactured by the approach of claim 1. The upper layer Aluminum, Many MOS diodes which have a two-layer gate electrode with a diameter of 5mm which consists of polycrystalline silicon with which the lower layer was doped are mounted in the silicon wafer cut down from this silicon single crystal. [ when the polar direct current voltage into which a majority carrier is poured from substrate silicon is impressed to each MOS diode and the electrical-potential-difference run ping method estimates the withstand voltage property of the insulating oxide film of said wafer ] The current density which flows through an oxide film is A/cm<sup>2</sup> 1 micrometer. Semi-conductor single crystal which was excellent in the withstand voltage property of the insulating oxide film characterized by the percentage to the total of the number of the MOS diode which the average electric field concerning this oxide film at the time show 8.0 or more MV/cm being 60% or more per one wafer.

---

[Translation done.]

## \* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

## [Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the silicon single crystal which was excellent in the withstand voltage property (henceforth, oxide-film proof pressure) of the insulating oxide film manufactured by the Czochralski method (the following, CZ process), and its manufacturing method.

[0002]

[Description of the Prior Art] Since CZ silicon single crystal has the description which was [ be / crystal reinforcement / high ] excellent, it is widely used as an ingredient for LSI from before. However, it is known that oxide-film pressure-proofing of a silicon single crystal changes greatly with fundamental differences in the manufacture approach, and oxide-film pressure-proofing of CZ silicon single crystal is remarkably low compared with it of a wafer which carried out epitaxial growth of the silicon thin film on the silicon single crystal manufactured by the floating zone method, or CZ silicon wafer. However, the place where improvement in dependability of gate oxide is desired strongly came with increase of an MOS device degree of integration in recent years, and since oxide-film pressure-proofing was one of the important material properties which determines the dependability, importance was attached to manufacturing-technology development of CZ silicon single crystal which was excellent in the oxide-film proof-pressure property.

[0003] The approach characterized by making the rate of crystal growth into the following by 0.8mm/in the approach of manufacturing a silicon single crystal with a diameter of 100mm or more by the CZ process to JP,2-2671695,A, as the manufacture approach of CZ silicon single crystal which was excellent in oxide-film pressure-proofing is indicated. However, by this approach, since productivity was low, it was not practical. Therefore, although the method of manufacturing CZ silicon crystal which was excellent in oxide-film pressure-proofing was needed while the crystal manufacture rate had been a part for 1.2mm/as usual, such [ conventionally ] an approach did not exist.

[0004]

[Problem(s) to be Solved by the Invention] This invention aims at offering a good silicon single crystal and its manufacture approach for the oxide-film pressure-proofing manufactured by the CZ process.

[0005]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, a 1200 degrees C - 850 degrees C temperature region is made to stay 200 minutes or more in a crystal manufacture furnace in the process in which a silicon single crystal is manufactured with the Czochralski method, in this invention.

[0006] Moreover, the silicon single crystal manufactured by the approach of this invention Many MOS diodes which have the two-layer gate electrode with a diameter of 5mm with which the upper layer consists of polycrystalline silicon with which aluminum and a lower layer were doped are mounted in the silicon wafer cut down from this silicon single crystal. [ when the polar direct current voltage into which a majority carrier is poured from substrate silicon is impressed to each MOS diode and the electrical-potential-difference run ping method estimates the withstand voltage property of the insulating oxide film of said wafer ] The current density which flows through an oxide film is 1microA/cm<sup>2</sup>. It is the silicon single crystal excellent in oxide-film pressure-proofing [ as / whose percentage to the total of the number of the MOS diode which the average electric field concerning this oxide film at the time show 8.0 or more MV/cm is 60% or more per one wafer ].

[0007]

[Function] Hereafter, this invention is explained, using a graph. In case drawing 1 evaluates oxide-film pressure-proofing of the silicon single crystal obtained by the manufacture approach of this invention, it is the cross section of the MOS diode mounted on the silicon wafer, and the oxidation silicon film 2 is formed in on the silicon wafer 1, and the two-layer gate electrode 5 with a diameter of 5mm with which the upper layer consists of aluminum 3 and polycrystalline silicon 4 with which the lower layer was doped is formed on it.

[0008] Next, Table 1 explains the evaluation means about the oxide-film proof-pressure property in the silicon single crystal obtained by the manufacture approach of this invention.

[0009]

[Table 1]

N o	工 程	条 件
1	ウェーハ洗浄	1. 5w% HF 中 60 秒浸漬後、超純水中でリンス
2	ゲート酸化	1000℃乾燥酸素中で高温酸化、 酸化膜厚約250オングストローム
3	多結晶Si堆積	堆積温度640℃、非ドーパ多結晶Si膜、 膜厚約5000オングストローム
4	酸化前洗浄	97% H <sub>2</sub> SO <sub>4</sub> ・31% H <sub>2</sub> O <sub>2</sub> =3:1 (体積比) 中 100℃で5分間浸漬後、超純水でリンス さらに、 1. 5w% HF 中 60 秒浸漬後、超純水中でリンス
5	多結晶Si酸化	900℃乾燥酸素中で高温酸化、 酸化膜厚約300オングストローム
6	イオン注入	n型:Pドーザ量: $5 \times 10^{15} \text{cm}^{-2}$ 、加速電圧30keV P型:Bドーザ量: $10^{16} \text{cm}^{-2}$ 、加速電圧80keV
7	アニール前洗浄	97% H <sub>2</sub> SO <sub>4</sub> :31% H <sub>2</sub> O <sub>2</sub> =3:1 (体積比) 中 100℃で5分間浸漬後、超純水でリンス さらに、 1. 5w% HF 中 60 秒浸漬後、超純水中でリンス
8	ドライバアニール	900℃窒素中30分
9	多結晶Si 酸化膜エッチング	40% NH <sub>4</sub> F:50% HF=10:1 (体積比)
10	Al蒸着	抵抗加熱蒸着、厚さ2000~5000オングストローム
11	リソグラフィ	ポジレジスト、厚さ1μm
12	Alエッチング	85% H <sub>3</sub> PO <sub>4</sub> :70% HNO <sub>3</sub> =19:1 (体積比)
13	多結晶Si エッチング	反応性プラズマエッチング、CF <sub>4</sub>
14	レジスト除去	C洗浄(J100中100℃10分2回、トリクレン中 86℃5分2回、トリクレン中86℃10分1回 赤外線で乾燥)
15	水素アニール	H <sub>2</sub> ( $2 \times 10^3 \text{cc/min}$ ) + N <sub>2</sub> ( $10 \times 10^3 \text{cc/min}$ ) 中 400℃30分
16	レジスト塗布	レジスト厚さ2μm
17	裏面多結晶Si エッチング	反応性プラズマエッチング、CF <sub>4</sub>
18	レジスト塗布	レジスト厚さ2μm
19	裏面多結晶Si 酸化膜エッチング	40% NH <sub>4</sub> F:50% HF=10:1 (体積比)
20	裏面電極蒸着	電子衝撃加熱、厚さ約2000オングストローム、 P型:Au、n型:AuSb
21	レジスト除去	C洗浄(J100中100℃10分2回、 トリクレン中86℃5分2回、 トリクレン中86℃10分1回 赤外線で乾燥)
22	酸化膜耐圧測定	電圧ランピング法

[0010] CZ silicon ingot is sliced first, and wrapping, polishing, etc. wash the wafer pass many processes required in order to manufacture the usual silicon wafer industrially, perform (1) and gate oxidation, form the oxidation silicon film, and (2) and the polycrystalline silicon film are made to deposit, and an ion implantation is carried out to (3) and this polycrystalline silicon, and it dopes (6). Front [ oxidation ] washing (4) and oxidation (5) of polycrystalline silicon are pretreatments of an ion implantation (6). Subsequently, washing (7) before annealing is performed, the dopant in polycrystalline silicon is dissolution-ized, etching removal of (8) and the polycrystalline silicon film is carried out, (9) and aluminum are vapor-deposited, and an aluminum layer is formed (10). Next, since a two-layer gate electrode with a diameter of 5mm is mounted, the coat of the POJIREJISUTO film is carried out with lithography (11), after carrying out patterning, the aluminum film is etched, (12) and the polycrystalline silicon film are etched, and (13) and the resist film are removed (14). And after stabilizing silicon / oxidation silicon film interface by hydrogen annealing, the resist film is applied to (15) and a front face, an MOS diode is protected, and (16) and plasma etching remove the rear-face polycrystalline silicon film (17). The resist film for protection is re-applied to a front face, etching removes (18) and a rear-face oxide

film, in the case of (19) and p mold, gold is vapor-deposited, in the case of n mold, gold and a regulus metal are vapor-deposited, and a rear-face electrode is formed (20). Finally, after removing the resist film for protection, the (21) electrical-potential-difference run ping method estimates an oxide-film proof-pressure property (22). The electrical-potential-difference run ping method is an approach to which impress the polar direct current voltage into which a majority carrier is poured from substrate silicon between the aluminum layer 3 and a rear-face electrode, and the electrical potential difference is made to increase in the shape of a step to time amount in drawing 1. The current density which uses the increment in an electrical potential difference per 1 SUTTEPPU of this electrical-potential-difference run ping method as 0.25 MV/cm, uses the holding time as 200ms / step by electric-field conversion, and flows through the oxidation silicon film 2 in drawing 1 in this invention is 1.0microA/cm<sup>2</sup>. When becoming, the average electric field concerning the oxidation silicon film 2 evaluated oxide-film pressure-proofing of a silicon single crystal by the rate (this is called C mode ratio) to the total of the number of the MOS diode in which 8.0 or more MV/cm is shown. When this C mode ratio is 60% or more, it is said that oxide-film pressure-proofing is good.

[0011] In the silicon single crystal manufactured by the CZ process, the minute oxygen sludge formed in the middle of manufacture exists. this minute oxygen sludge exists in a crystal front face, and is incorporated by the oxide film at the time of gate oxide formation -- it is -- it is -- if that part is incorporated, that part will cause dielectric breakdown in 8 or less MV/cm, and a C mode ratio will be reduced.

[0012] this invention persons discovered that relation like the next between formation of the minute oxygen sludge cooling conditions and leading to dielectric breakdown was, as a result of investigating in a detail the cooling conditions under training of the crystal which has various oxide-film proof-pressure properties. That is, in the training process of the silicon single crystal by the CZ process, the generating nucleus of a minute oxygen sludge is introduced by the pyrosphere from the melting point to 1300 degrees C. In a 1300 degrees C - 1200 degrees C temperature region, the generating nucleus of this minute oxygen sludge is formed. In a 1200 degrees C - 850 degrees C temperature region, the generating nucleus of this minute precipitation of oxygen decomposes conversely, and a consistency decreases. a temperature region 850 degrees C or less -- a generating nucleus -- a core -- \*\* -- it carries out, precipitation of oxygen advances, and it grows up as a minute oxygen sludge.

[0013] The consistency of this minute oxygen sludge is 1x10<sup>5</sup>. An individual / cm<sup>3</sup> In being the following, even if this minute oxygen sludge exists in the gate oxide formation field of a wafer maximum front face, it does not have a bad influence on oxide-film pressure-proofing. Therefore, for the silicon single crystal which has good oxide-film pressure-proofing, the minute oxygen sludge which has a bad influence on pressure-proofing is 1x10<sup>5</sup>. An individual / cm<sup>3</sup> They are the following cases.

[0014] Since CZ silicon single crystal manufactured by the usual approach has the short residence time of a 1200 degrees C - 850 degrees C temperature region, it cannot fully decompose the generating nucleus of the minute oxygen sludge formed at 1300 degrees C - 1200 degrees C. Therefore, 1x10<sup>5</sup> An individual / cm<sup>3</sup> The above minute oxygen sludge existed and it had become the cause of reducing the C mode ratio of oxide-film pressure-proofing.

[0015] On the other hand, the silicon single crystal which has good oxide-film pressure-proofing can be manufactured by making a 1200 degrees C - 850 degrees C temperature region stay 200 minutes or more in a crystal manufacture furnace in the process in which a silicon single crystal is manufactured by the CZ process. The C mode ratio of oxide-film pressure-proofing of CZ silicon single crystal manufactured by this approach does not call at a crystal part, but is 60% or more and has good oxide-film pressure-proofing.

[0016]

[Example] Although the example of this invention is given and explained below, it cannot be overemphasized that this invention is not what is restricted by the publication of these examples. In addition, evaluation of oxide-film pressure-proofing was performed as mentioned above by asking for a C mode ratio according to the process of Table 1.

[0017] The single crystal manufacturing installation used for example 1 this invention is not limited especially if usually used for the silicon single crystal manufacture by the CZ process, and by this example, the manufacturing installation as shown in drawing 2 was used for it. Heating chamber 12a in which, as for this CZ process silicon single crystal manufacturing installation 11, the structure for silicon melting is held, It has the chamber 12 which consists of pull-up chamber 12b which holds the raised silicon single crystal ingot S which is separated and connected by the separation mechanism 30. The crucible 15 which consisted of quartz crucible 15b and crucible 15made from graphite a which protects this in heating chamber 12a, The heating heater 16 arranged so that the lateral portion of this crucible 15 may be surrounded, In order to prevent that the heat from the heating heater 16 escapes to the heating chamber 12a exterior, the heat insulation member 21 is arranged. This crucible 15 In order to compensate with a silicon melt oil level falling with reduction of the silicon melt in a crucible 15, you make it go up and down a crucible 15, while the rotation fixture 14 connects with the driving gear which is not illustrated and rotating at the rate of predetermined with this driving gear. In pull-up chamber 12b, it pulls up, a wire 17 is installed and the chuck 19 holding seed crystal 18 which hung the inside of a chamber is formed in the lower limit of this wire. The upper limit side of this pull-up wire 17 is rolled round by the wire loop wheel machine 20, and the pull-up equipment which came to pull up a silicon single crystal ingot is formed. And in a chamber 12, Ar gas is introduced from the gas inlet 22 formed in pull-up chamber 12b, the inside of heating chamber 12a is circulated uniformly, and it is discharged from the effluence-of-gas opening 23. Thus, Ar gas is made to flow out for making it not make SiO generated in a chamber in connection with melting of silicon mix in silicon melt.

[0018] This equipment was used and the silicon single crystal was raised on condition that the following.

raw material melt weight: -- 45kg crystal training rate: -- residence-time [ of 1.2 mm/min 1200 degree-C - 850 degree-C temperature region ]: -- the silicon single crystal ingot raised on this condition for 210 minutes is as follows.

Conduction type: p mold (boron dope)

The diameter of a crystal: For 6 inches (160mm)

resistivity: -- 10 ohm-cm oxygen density: -- 7.5 to 7.8x10<sup>17</sup> atoms/cc (it computes using the oxygen density conversion factor by Japan Electronic Industry Development Association)

Carbon concentration: <1.0x10<sup>17</sup> atoms/cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association)

Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 2. For the result of Table 2, each C mode ratio of oxide-film pressure-proofing of these silicon wafers is 60% or more, and the wafer cut down from the silicon ingot manufactured by the approach of this invention shows that it has good oxide-film pressure-proofing.

[0019] The silicon single crystal was raised on condition that the following using the equipment of example 2 example 1.

raw material melt weight: -- 45kg crystal training rate: -- residence-time [ of 1.5 mm/min 1200 degree-C - 850 degree-C temperature region ]: -- the silicon single crystal ingot raised on this condition for 400 minutes is as follows.

Conduction type: n mold (P dope)

The diameter of a crystal: For 6 inches (160mm)

resistivity: -- 2 ohm-cm oxygen density: -- 9.8 to 10.0x10<sup>17</sup> atoms/cc (it computes using the oxygen density conversion factor by

Japan Electronic Industry Development Association)

Carbon concentration:  $<1.0 \times 10^{17}$  atoms/cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association)

Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 2. The wafer cut down from the silicon ingot by which each C mode ratio of oxide-film pressure-proofing of these silicon wafers is 60% or more, and the result of Table 2 was manufactured by the approach of this invention shows that it has good oxide-film pressure-proofing.

[0020] The silicon single crystal was manufactured on condition that the following using the equipment of example of comparison 1 example 1.

raw material melt weight: -- 45kg crystal training rate: -- residence-time [ of 1.2 mm/min 1200 degree-C - 850 degree-C temperature region ]: -- the silicon single crystal ingot raised on this condition for 190 minutes is as follows.

Conduction type: p mold (boron dope)

The diameter of a crystal: For 6 inches (160mm)

resistivity: -- 10 ohm-cm oxygen density: -- 7.5 to  $7.8 \times 10^{17}$  atoms/cc (it computes using the oxygen density conversion factor by Japan Electronic Industry Development Association)

Carbon concentration:  $<1.0 \times 10^{17}$  atoms/cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association)

Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 2 according to the example 1 and the example 2. Each C mode ratio of oxide-film pressure-proofing of these silicon wafers is less than 60%, and the result of Table 2 shows that oxide-film pressure-proofing is not excellent.

[0021] The silicon single crystal was raised on condition that the following using the equipment of example of comparison 2 example 1.

raw material melt weight: -- 45kg crystal training rate: -- residence-time [ of 1.5 mm/min 1200 degree-C - 850 degree-C temperature region ]: -- the silicon single crystal ingot raised on this condition for 100 minutes is as follows.

Conduction type: n mold (P dope)

The diameter of a crystal: For 6 inches (160mm)

resistivity: -- 2 ohm-cm oxygen density: -- 9.8 to  $10.0 \times 10^{17}$  atoms/cc (it computes using the oxygen density conversion factor by Japan Electronic Industry Development Association)

Carbon concentration:  $<1.0 \times 10^{17}$  atoms/cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association)

Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 2 according to the example 1, the example 2, and the example 1 of a comparison. For the result of Table 2, each C mode ratio of oxide-film pressure-proofing of these silicon wafers is less than 60%, and it is shown that oxide-film pressure-proofing is not excellent.

[0022]

[Table 2]

	Cモード比率
実施例 1	8 8 %
実施例 1	8 2 %
実施例 1	8 5 %
実施例 2	9 0 %
実施例 2	9 2 %
実施例 2	9 1 %
比較例 1	2 8 %
比較例 1	3 2 %
比較例 1	2 6 %
比較例 2	1 1 %
比較例 2	5 %
比較例 2	8 %

[0023]

[Effect of the Invention] Since the silicon single crystal of this invention or the silicon single crystal by the manufacture approach of this invention has good oxide film pressure-proofing, its dependability of gate oxide is high and it fits the wafer for MOS devices.

[0024]

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] some MOS diodes mounted in order to evaluate the withstand voltage property of the insulating oxide film of the silicon single crystal obtained by \*\* and the manufacture approach of this invention -- it is a sectional view.

[Drawing 2] It is the schematic diagram of a CZ process silicon single crystal manufacturing installation used for the example of \*\* and this invention.

[Description of Notations]

1 -- Silicon single crystal, 2 -- An insulating oxide film, 3 -- Aluminum film, 4 [ 12 -- A chamber 12a -- Heating chamber, ] -- Polycrystalline silicon, 5 -- A two-layer gate electrode, 11 -- CZ process silicon single crystal manufacturing installation 12b -- A pull-up chamber, 14 -- Revolving shaft, 15 -- A crucible, 15a -- The crucible made from a graphite, 15b -- A quartz crucible, 16 -- Heating heater, 17 -- A wire, 19 -- Chuck 20 [ 22 / 30 -- Separation mechanism. / -- A gas inlet, 23 -- Effluence-of-gas opening ] -- A wire loop wheel machine, 21 -- Heat insulation member

---

[Translation done.]



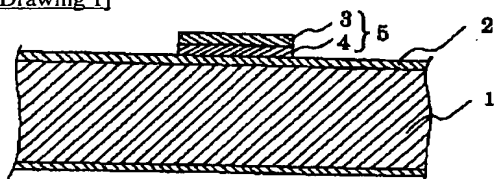
## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

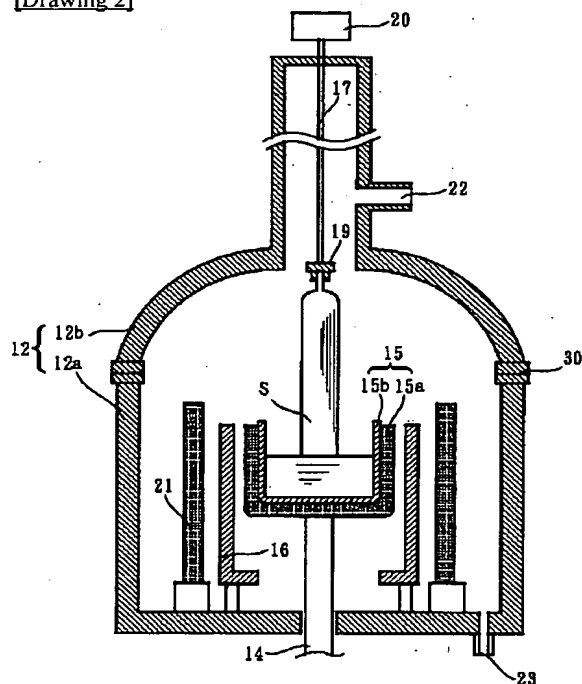
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

[Drawing 1]



[Drawing 2]



[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**